

MCM9B/EV

(LÓGICAS PROGRAMABLES AVANZADAS FPGA / SPI / VHDL)

INTRODUCCION

La tarjeta MCM9B/EV es uno de los módulos que constituyen el sistema de Electrónica Práctica Interactiva – IPES que comprende un conjunto de circuitos y de ejercicios asociados. Para el desarrollo de las lecciones, la tarjeta funciona según dos modalidades:

- **Estándar:** utilizando los interruptores de a bordo y con la ayuda del manual;
- **Computarizada:** utilizando la versión software interactiva del manual - SW-D-MCM9B/EV - interconectada con la tarjeta mediante la Unidad de Control mod. SIS3-U/EV. El software introduce automáticamente variaciones de circuitos y averías permitiendo desarrollar las lecciones sin la ayuda del profesor.

MCM9B/EV

La tarjeta MCM9B/EV se basa en una FPGA programable en modo no permanente, con memorización del programa de setup en memoria SPI (Serial protocol Interface). Esta elección simplifica y acelera las operaciones de programación y cancelación, que se tornan seguras, posibles sin la intervención de programadores y borradores externos y no permanentes.

Las FPGA (Field Programmable Gates Array) son componentes flexibles introducidos para sustituir secciones de circuitos con componentes integrados tradicionales obsoletos y para satisfacer las exigencias de aplicaciones a alto volumen y bajo costo.

Tales componentes se han convertido en alternativas de nivel superior a los componentes programables ASIC (Application Specific Integrated Circuit) los cuales presentan costes de desarrollo muy elevados y ausencia completa de flexibilidad.

Están constituidos por un chip que contiene un array de bloques lógicos configurables de los canales de routing.

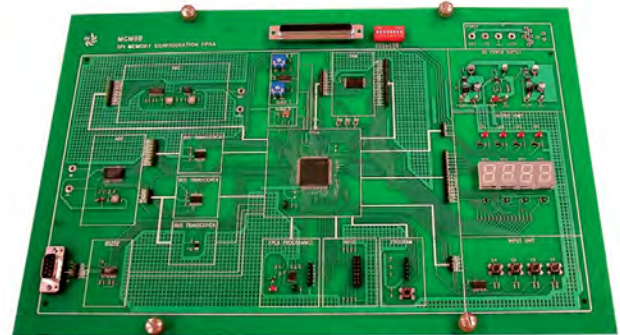
Cada bloque lógico contiene una Lookup Table LUT de 4 entradas y un flip-flop: la única salida puede por lo tanto ser la salida registrada o no registrada de la LUT.

Para realizar cualquier circuito digital se requiere simplemente la interconexión de todos estos bloques lógicos disponibles: esta interconexión puede ser codificada bajo forma de una secuencia de bit (bit stream) que viene introducida serialmente después del reset y programa los switches presentes en el dispositivo.

Cada vez que se enciende el circuito que hospeda la FPGA, la secuencia de bit, y por lo tanto, su funcionalidad se carga desde una memoria SPI y queda activa hasta la próxima programación de la memoria (4Mb) o bien directamente mediante el cable JTAG conectado al Personal Computer; en este caso la programación permanece hasta el apagado del circuito.

Las FPGA pueden ser reprogramadas o actualizadas en el equipo que las utiliza sin necesidad de sustituir componentes. Además, la relación entrada/salida (o sea la función lógica desarrollada) la determina el proyectista durante la implementación del proyecto en el circuito programable.

Esta característica, junto con la de simplificar el master del circuito y de permitir frecuencias de funcionamiento más elevadas, ha determinado un rápido desarrollo de estos nuevos circuitos, que ellos están sustituyendo los circuitos integrados tradicionales.



El circuito electrónico que funcionalmente se asocia al componente FPGA se proyecta en LENGUAJE de DESCRIPCIÓN del hardware, VHDL o bien directamente a través de un programa SCHEMATIC ENTRY con el cual el proyectista conecta directamente a nivel gráfico los componentes y especifica la funcionalidad del circuito que será conectado al componente utilizando un programa CAD.

Este último tipo de programación viene poco utilizado últimamente porque es específico para cada componente mientras el lenguaje VHDL se ha convertido en un standard para todas las familias de FPGA.

Durante la fase de experimentación didáctica, la programación de la FPGA se realiza mediante un cable directamente conectado al Personal Computer de desarrollo.

PROGRAMA DE FORMACIÓN:

El módulo permite el análisis teórico y la experimentación de los siguientes temas:

- Panorámica de los dispositivos lógicos programables.
- Descripción detallada del dispositivo utilizado
- Descripción de los modos de programación de la FPGA
- Gestión de valores diferentes de alimentación y adaptación entre componentes diferentes con dispositivos transceiver
- Gestión de secciones específicas:
 - Convertidores A/D
 - Convertidores D/A
 - Línea serial RS232 con interfaz PC
 - LED y Display 7 segmentos
 - Pulsantes
 - Memorias RAM
- Programación en lenguaje VHDL
- Simulación de los circuitos definidos

La profundización de los temas precedentes en modo separado puede ser finalizada a la proyectación completa de una aplicación específica.

Los textos teórico-experimentales del módulo explican el funcionamiento de los dispositivos, el uso del software y la realización de los circuitos. Se suministran varios ejemplos ya desarrollados.

CARACTERÍSTICAS TÉCNICAS:

FPGA:

La FPGA utilizada presenta una densidad de 100.000 gates equivalentes a 2.160 celdas lógicas y un número máximo de 108 líneas I/O. La tecnología utilizada es 90 nm.

La arquitectura de la FPGA es colocada sobre 5 elementos funcionales programables:

- CLB (Configurable Logic Blocks) contienen las tablas LookUp (LUT) para implementar funciones lógicas y de memoria
- IOBs (Input Output Blocks) para controlar el flujo de datos desde los pin externos a la lógica interna. Se gestionan varios standard de señales incluso DDR (Double Data Rate)
- RAM Block para la memorización de datos de 18-Kbit
- Multiplier Blocks para el producto de dos números de 18 bit
- Digital Clock manager Blocks (DCM) para la gestión de las señales de clock: distribución, retardos, multiplicación, división y diferencia de fase
- 100K Gates de sistema
- Celdas lógicas equivalentes: 2160 incluidos shift register opcionales o soporte RAM distribuida
- CLB (Configurable Logic Blocks): 240
- 15 Kbits de RAM distribuida
- 72 Kbits Block Ram
- 4 multiplicadores dedicados
- 2 DCM (Digital Clock Manager)
- 108 I/O USER max
- 40 I/O parejas diferenciales máx
- Máx frecuencia de operación: 500 MHz
- Frecuencia utilizada en el módulo: 10MHz
- N° 2 generadores de frecuencia variable
- Puerta JTAG de programación
- N° 3 alimentaciones FPGA a bordo: +1,2Vcc, +2,5Vcc, +3,3Vcc.
- Memoria de programación SPI: 4Mbit Flash Memory (512K x 8 paginas - 3,3Vcc)
- Convertidor DAC de 8 bit
- Convertidor ADC de 8 bit
- N° 3 Octal Bus Transceiver.3,3-V / 5-V shifter con salidas 3-estadios
- N° 1 receptor/transmisor de línea RS-232 de baja potencia 3,3Vcc
- N° 4 display de 7 segmentos
- N° 4 pulsantes y 4 LEDs para realización de circuitos
- Gestión de una Memoria RAM 3,3Vcc CMOS estática de 256K (32K x 8) bit
- Gestión líneas de comunicación serial RS-232 para interfaz con Personal Computer
- Conector JTAG para memorización de la memoria SPI y de la FPGA o solo memorización directa FPGA desde PC

Dimensiones: 386 x 248 x 40 mm

SOFTWARE DE DESARROLLO:

Es el instrumento indispensable para elaborar el circuito, minimizarlo, simularlo, implementarlo en el dispositivo programable. La función que el circuito debe desarrollar viene insertada mediante la siguiente secuencia:

- Creación de un nuevo proyecto
- Creación de un file descriptivo VHDL del circuito (Es posible insertar la funcionalidad del circuito utilizando un editor gráfico de redes digitales o definiendo una máquina a estados finitos de síntesis del circuito a realizar)
- Definición del file de localización per la designación de las correspondencias entre IN/OUT del circuito teórico y los pin reales de la FPGA
- Simulación del circuito para la optimización de los tiempos y de las secuencias
- Transferencia desde el Personal Computer de desarrollo a la FPGA presente en el módulo
- Test en el módulo de la funcionalidad obtenida

La salida del sistema de desarrollo está constituida por un file de configuración que contiene los datos para programar el dispositivo. El dispositivo programable es normalmente utilizado en varias configuraciones, todas realizables con el sistema propuesto:

- el file de configuración viene descargado desde el PC sobre el dispositivo
- el file de configuración viene descargado sobre una memoria SPI flash la cual a su vez descarga su contenido sobre FPGA

En cada encendido el dispositivo FPGA viene programado con los datos contenidos en la memoria flash serial SPI o directamente transmitidas desde el Personal Computer. Por lo tanto, no siendo programada en modo permanente, es posible reutilizar la misma FPGA en diversos proyectos, utilizando los diferentes componentes presentes en el módulo.

Configuración mínima del Personal Computer par el software de desarrollo:

- PC IBM Compatible
- 500 MB RAM
- Grafica VGA, SUPER VGA
- Mouse
- Unidad CD-ROM
- Interfaz paralela
- Windows XP o W7

INDISPENSABLE



FUENTE DE ALIMENTACIÓN PSLC/EV
- NO INCLUIDA -

ALIMENTACIÓN
±12 Vcc – 0.5A
+5 Vcc – 2A

INCLUIDO

MANUAL ESTUDIANTE: TEORÍA Y EJERCICIOS
MANUAL PROFESOR: ESQUEMAS ELÉCTRICOS Y SOLUCIONES DE LOS EJERCICIOS



EN OPCIÓN

ORDENADOR PERSONAL



UNIDAD DE INSERCIÓN DE AVERÍAS SIS3-U/EV Y MULTIMEDIA SOFTWARE SW-D-MCM9B/EV